

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-179349
(43)Date of publication of application : 27.06.2003

(51)Int.Cl. H05K 3/46
H05K 3/10
H05K 3/22

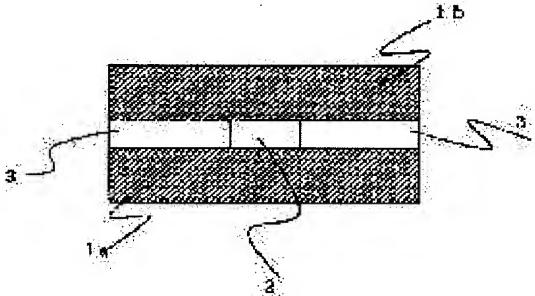
(21)Application number : 2001-378338 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
(22)Date of filing : 12.12.2001 (72)Inventor : ISHIKAWA TORU

(54) METHOD OF FORMING CONDUCTOR PATTERN ON MULTILAYER BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a multilayer board in which a conductor pattern formed between layers and an upper insulating layer and a lower insulating layer sandwiching the conductor pattern are not deformed even when a lamination treatment, a firing treatment or the like is applied.

SOLUTION: In the multilayer board, a conductive layer is not arranged between a first upper insulating layer and a second lower insulating layer, and also a third insulating layer is arranged between the first upper insulating layer and the second lower insulating layer in such a way that the concentration of a pressure from the first and second insulating layers is relaxed and that the conductor layer is not deformed.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A pattern formation method of a multilayer substrate by which forming the 2nd insulating layer that formed a conductor layer which has a predetermined pattern on the 1st insulating layer, and was formed so that said conductor layer might be removed on said 1st insulating layer, forming the 3rd insulating layer in the upper part of said conductor layer and said 2nd insulating layer, and being accumulated.

[Claim 2]A pattern formation method of a multilayer substrate by which forming the 2nd insulating layer formed so that a conductor layer formed by a predetermined pattern on the 1st insulating layer might be removed, forming said conductor layer on said 1st insulating layer, forming the 3rd insulating layer in the upper part of said conductor layer and said 2nd insulating layer, and being accumulated.

[Claim 3]A pattern formation method of a multilayer substrate given in claims 1 and 2, wherein said 2nd insulating layer uses the same material as said 1st [the] or the 3rd insulating layer.

[Claim 4]A pattern formation method of a multilayer substrate given in claims 1 and 2 using material in which said 2nd insulating layer has the same dielectric constant as said 1st [the] or the 3rd insulating layer.

[Claim 5]A pattern formation method of a multilayer substrate forming the 2nd insulating layer in the upper part of said 1st insulating layer, and piling it up after forming in said 1st insulating layer a crevice which can store a conductor layer with a predetermined pattern formed on the 1st insulating layer and forming said conductor layer in said crevice.

[Claim 6]A pattern formation method of a multilayer substrate accumulating in piles the 2nd insulating layer that formed a conductor layer which has a predetermined pattern on the 1st insulating layer, and was formed in a crevice which can store said conductor layer beforehand with the 1st insulating layer that turned the crevice down, and in which said conductor layer was formed.

[Translation done.]

* NOTICES *

JPO and INPI are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application]This invention relates to the multilayer substrate using the method and it which form a conductive pattern between the layers of the multilayer substrate used for electronic equipment.

[0002]

[Description of the Prior Art]The pattern formation method of the conventional multilayer substrate provides the conductor layer used as a pattern on the 1st insulating layer that is going to form a pattern, and arranges and collects [laminate and] the 2nd insulating layer used as the upper layer on it. Drawing 6 is a tectonic profile before lamination of the multilayer substrate collected with such a conventional conductive pattern formation method, and collection. Drawing 7 is a tectonic profile after lamination of the conventional multilayer substrate, and collection, and drawing 8 is the figure which saw it through from the upper part. In drawing 6, 1a is the 1st insulating layer used as the base which forms a pattern. 2 is a conductor layer which forms a pattern. 1b is the 2nd insulating layer laminated by the 1st insulating layer of 1a.

[0003]

[Problem(s) to be Solved by the Invention]However, in the conductive pattern formation method of said conventional multilayer substrate, in the conductor layer 2 provided between layers with the insulating layers 1a and 1b, the unevenness of the pressure from the up-and-down 1st and the 2nd insulating layer 1a and 1b became a cause at the time of lamination and collection, and there was a problem that the modification 9 of a conductive pattern occurred. Therefore, when it was going to form the thickness of the conductive pattern thickly, the unevenness of said pressure becomes still larger, there is a problem which the thickness scattering of modification of a conductive pattern and the insulating layer on a conductive pattern increases, and uniform thickness of the conductive pattern was not able to be thickened. It is impossible therefore, to be satisfied with a demand called low-impedance-izing of the conductive pattern for making slimming down of the board thickness of a multilayer substrate, and insertion loss of a high frequency signal as small as possible, and making them transmit as a multilayer substrate using the high frequency band of several gigahertz of recent years for radio apparatus.

[0004]In conventional technology, ****(ing) a modification prevention metal plate so that disequilibrium distribution of the board thickness direction of a circuit pattern may be corrected to the "multilayer printed wiring board" of JP,7-50484,A which is technical literature is indicated. Although the method of preventing modification of the conductor layer by the camber of a substrate and torsion is described by this literature, it is the hindrance of slimming down of substrate thickness by inserting a metal plate. It is not a modification prevention means to the conductor layer by the insulating-layer pressure at the time of manufacturing a multilayer substrate. Like a multilayer ceramic board, when a baking process was in a manufacturing process, there was a case where the difference of the coefficient of thermal expansion of a metal plate and the green sheet which is charges of a ceramic material could not use it greatly. Then, this invention solves said problem.

The purpose is to provide a means to solve the problem that collection of a conductive pattern with uniform suitable thickness cannot be performed.

[0005]

[Means for Solving the Problem]So that this invention may not arrange only a conductor layer between layers of the upper and lower sides 1st and the 2nd insulating layer in order to solve said technical

problem, concentration of a pressure from the upper and lower sides 1st and the 2nd insulating layer may be eased and a conductive pattern may not change, The 3rd insulating layer is arranged between the upper and lower sides 1st and the 2nd insulating layer. Thereby, said conductive pattern or a conductive pattern formation method that there is little modification of said upper and lower sides 1st and the 2nd insulating layer is acquired.

[0006]

[Embodiment of the Invention]The invention of this invention according to claim 1 forms the conductor layer which has a predetermined pattern on the 1st insulating layer, The 2nd insulating layer formed so that said conductor layer might be removed on said 1st insulating layer is formed, It is a pattern formation method of the multilayer substrate forming the 3rd insulating layer in the upper part of said conductor layer and said 2nd insulating layer, and piling it up, and concentration of the 1st which happens at the time of accumulation, and the pressure which the 3rd insulating layer does to a conductive pattern is eased, and modification of a conductor layer can be lessened.

[0007]The invention according to claim 2 forms the 2nd insulating layer formed so that the conductor layer formed by a predetermined pattern on the 1st insulating layer might be removed, It is a pattern formation method of the multilayer substrate by which forming said conductor layer on said 1st insulating layer, forming the 3rd insulating layer in the upper part of said conductor layer and said 2nd insulating layer, and being accumulated, Concentration of the 1st which happens at the time of accumulation, and the pressure which the 3rd insulating layer does to a conductive pattern is eased, and modification of a conductor layer can be lessened.

[0008]The invention according to claim 3 is a pattern formation method of a multilayer substrate given in claims 1 and 2, wherein said 2nd insulating layer uses the same material as said 1st [the] or the 3rd insulating layer, and since the circumference of a conductor layer is the same material, it can create a conductive pattern with few high frequency losses.

[0009]It is a pattern formation method of a multilayer substrate given in claims 1 and 2, wherein the invention according to claim 4 uses the material in which said 2nd insulating layer has the same dielectric constant as said 1st [the] or the 3rd insulating layer, Since the circumference of a conductor layer is the material of the same dielectric constant, a conductive pattern with few high frequency losses can be created.

[0010]The invention according to claim 5 forms in said 1st insulating layer the crevice which can store a conductor layer with a predetermined pattern formed on the 1st insulating layer, After forming said conductor layer in said crevice, it is a pattern formation method of the multilayer substrate forming the 2nd insulating layer in the upper part of said 1st insulating layer, and piling it up, and concentration of the 1st which happens at the time of accumulation, and the pressure which the 2nd insulating layer does to a conductive pattern is eased, and modification of a conductor layer can be lessened.

[0011]The invention according to claim 6 forms the conductor layer which has a predetermined pattern on the 1st insulating layer, The 2nd insulating layer formed in the crevice which can store said conductor layer beforehand, It is a pattern formation method of the multilayer substrate by which being accumulated in piles with the 1st insulating layer that turned the crevice down, and in which said conductor layer was formed, and concentration of the 1st which happens at the time of accumulation, and the pressure which the 2nd insulating layer does to a conductive pattern is eased, and modification of a conductor layer can be lessened.

[0012](Embodiment 1) It explains hereafter, referring to drawing 1 – 5 for an embodiment of the invention. Drawing 1 shows the tectonic profile before lamination of the multilayer substrate in a 1st embodiment of this invention, and calcination. Drawing 2 shows the tectonic profile after the lamination and calcination. The multilayer substrate of this invention consists of the 1st insulating layer 1a, the conductor layer 2 on the 1st insulating layer, the 3rd insulating layer 1b laminated by the 1st insulating layer, and the 1st and the 2nd insulating layer 3 arranged by the thickness almost same between the layers of the 3rd insulating layer as a conductor layer. In drawing 1, the conductive pattern 2 which consists of conductive paste is formed in the surface of the insulating layer 1a which consists of various base materials, such as a green sheet of ceramic substrate material, by a printer method etc. Although use of gold, silver, copper, tin, and the alloy that used these is possible for conductive paste as construction material, the electrical conducting material which uses silver as the main ingredients in consideration of conductivity is desirable. Next, the insulating layer 3 is formed in the surface of the insulating layer 1a by printing or spreading like a conductive pattern. Then, the 3rd insulating layer 1b is formed in the upper part of the conductive pattern 2 and the 2nd insulating layer 3. It multilayers by

piling up many layers of this composition.

[0013]After being multilayered as mentioned above, a substrate is manufactured by putting and calcinating a pressure, but without concentrating the pressure from the insulating layers 1a and 1b on the conductor layer 2, by distributing also to the 3rd insulating layer 3, modification of a conductor layer is prevented and a conductive pattern with little modification after calcination is obtained.

[0014]Although it is preferred to use the 1st insulating layer or 3rd insulating layer, and the material as for the 2nd insulating layer 3, selection of various kinds of materials, the material of the same dielectric constant, and a dummy conductor layer is possible if needed. When arranging to said insulating layer 1 before lamination so that it may become the thickness same after formation in consideration of the heat shrinkage rate of the conductor layer 2, the 2nd insulating layer 3, or a heat shrinkage rate with various materials, in heat-treating calcination etc. and forming a multilayer substrate, it is desirable to change thickness beforehand.

[0015](Embodiment 2) Drawing 3 shows the tectonic profile before lamination of the multilayer substrate in a 2nd embodiment of this invention, and calcination. Drawing 4 shows the tectonic profile after the lamination and calcination. Although the conductor layer 2 on the 1st insulating layer 1a and the 1st insulating layer is the same as drawing 1 in drawing 3, After forming the conductor layer 2 in the 1st insulating layer, it is a press operator method etc. beforehand and the 2nd insulating layer 1c that has formed the crevice 7 so that it may have the almost same storing area as the conductor layer 2 that the conductor layer 2 should be stored is laminated.

[0016]After being constituted as mentioned above, manufacture a substrate by putting and calcinating a pressure, but. Without concentrating the pressure from the insulating layers 1a and 1c on the conductor layer 2, when the contact surface of the insulating layers 1a and 1c also distributes, modification of the conductor layer 2 is prevented and a conductive pattern with little modification after calcination is obtained.

[0017]Although the crevice is established only in the 2nd insulating layer 1c in drawing 3, a crevice is established in the 1st insulating layer, and after forming the conductor layer 2 in the crevice established in the 1st insulating layer, the 2nd insulating layer 1c without a crevice may be laminated. Laminating is also possible, after establishing a crevice in the 1st and 2nd insulating layer of each and forming a conductor layer in either. Drawing 5 is a thing in which the figure which saw through drawing 2 and drawing 4 from the upper surface is shown, and it is shown that the conductive pattern is formed almost uniformly.

[0018]

[Effect of the Invention]As explained above, according to the multilayer substrate using the conductive pattern formation method of this invention, prevention of modification of a conductive pattern, mitigation of the thickness scattering of the insulating layer of the conductive pattern upper and lower sides, and thickness of a conductive pattern can be thickened, and the multilayer substrate excellent in the high frequency characteristic can be realized easily.

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-179349

(P2003-179349A)

(43) 公開日 平成15年6月27日 (2003.6.27)

(51) Int.Cl.⁷
H 05 K 3/46

識別記号

F I
H 05 K 3/46

テ-マ-ト^{*} (参考)
B 5 E 3 4 3
H 5 E 3 4 6

3/10
3/22

3/10
3/22

E
B

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願2001-378338(P2001-378338)

(22) 出願日 平成13年12月12日 (2001.12.12)

(71) 出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72) 発明者 石川 橙

香川県高松市古新町8番地の1 松下寿電子工業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

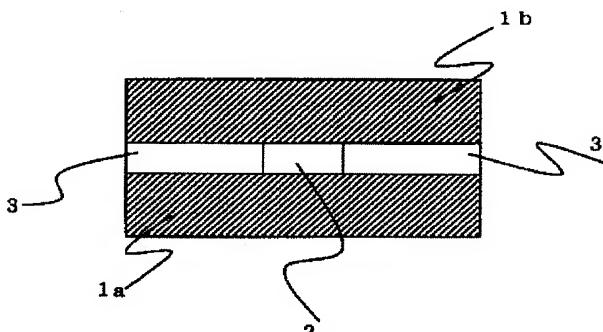
最終頁に続く

(54) 【発明の名称】 多層基板の導体パターン形成方法

(57) 【要約】

【課題】 積層、焼成等の処理を加えても、層間に形成された導体パターン及びその導体パターンを挟む上下の絶縁層に変形の生じない多層基板を得ることを目的とする。

【解決手段】 上下第1と第2の絶縁層の層間に導体層のみを配置するのではなくて、上下第1と第2の絶縁層からの圧力の集中を緩和し、導体層が変形しないように、上下第1と第2の絶縁層の層間に、第3の絶縁層を配置するようにした多層基板。



【特許請求の範囲】

【請求項1】 第1の絶縁層の上に所定のパターンを持つ導体層を形成し、前記第1の絶縁層上に前記導体層を除くように形成された第2の絶縁層を形成し、前記導体層と前記第2の絶縁層の上部に第3の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法。

【請求項2】 第1の絶縁層の上に所定のパターンにて形成する導体層を除くように形成された第2の絶縁層を形成し、前記第1の絶縁層上に前記導体層を形成し、前記導体層と前記第2の絶縁層の上部に第3の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法。

【請求項3】 前記第2の絶縁層が、前記第1もしくは第3の絶縁層と同じ材料を用いることを特徴とした請求項1および2に記載の多層基板のパターン形成方法。

【請求項4】 前記第2の絶縁層が、前記第1もしくは第3の絶縁層と同じ誘電率を有する材料を用いることを特徴とした請求項1および2に記載の多層基板のパターン形成方法。

【請求項5】 第1の絶縁層上に形成する所定のパターンを持つ導体層を収納できるような凹部を前記第1の絶縁層に形成し、前記凹部に前記導体層を形成した後に、前記第1の絶縁層の上部に第2の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法。

【請求項6】 第1の絶縁層上に所定のパターンを持つ導体層を形成し、予め前記導体層を収納できるような凹部に形成した第2の絶縁層を、その凹部を下にして前記導体層が形成された第1の絶縁層と重ねて集積することを特徴とする多層基板のパターン形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子機器に用いる多層基板の層間に導体パターンを形成する方法並びにそれを用いた多層基板に関するものである。

【0002】

【従来の技術】 従来の多層基板のパターン形成方法は、パターンを形成しようとする第1の絶縁層の上にパターンとなる導体層を設け、その上に、上位層となる第2の絶縁層を配置し、積層、集成するものである。図6はこのような従来の導体パターン形成方法で集成する多層基板の積層、集成前の構造断面図である。また、図7は従来の多層基板の積層、集成後の構造断面図であり、図8はそれを上部から透視した図である。図6において1aはパターンを形成するベースとなる第1の絶縁層である。2はパターンを形成する導体層である。1bは1aの第1の絶縁層に積層される、第2の絶縁層である。

【0003】

【発明が解決しようとする課題】 しかしながら、前記従来の多層基板の導体パターン形成方法では、絶縁層1a

と1bとの層間に設けられた導体層2が、積層、集成時に、上下の第1と第2の絶縁層1a、1bからの圧力の不均一が原因となり、導体パターンの変形9が発生するという問題点があった。そのため、導体パターンの厚みを厚く形成しようとすると、前記圧力の不均一が更に大きくなり、導体パターンの変形及び導体パターン上の絶縁層の厚みバラツキが増加する問題があり、導体パターンの均一厚みを厚くすることが出来なかった。従って、近年の数GHzという高周波帯域を利用する無線通信機器用の多層基板としては、多層基板の板厚の薄型化、及び高周波信号の挿入損失をできるだけ小さくして伝送させるための導体パターンの低インピーダンス化という要求に満足できなくなってきた。

【0004】 従来技術において、技術文献である特開平7-50484号公報の「多層プリント配線板」には、配線パターンの板厚方向の不平衡分布を修正するように変形防止金属板を挿入することが記載されている。この文献では基板のそり、ねじれによる導体層の変形を防止する方法が述べられているが、金属板を挿入することにより基板厚みの薄型化の妨げとなっている。また、多層基板を製造する際の絶縁層圧力による導体層への変形防止手段とはなっていない。また、セラミック多層基板のように、製造工程に焼成工程がある場合には金属板とセラミック材料であるグリーンシートとの熱膨張率の差が大きく使用できない場合があった。そこで、本発明は前記問題点を解決するものであり、均一な適切な厚みを持つ導体パターンの集成ができないという問題点を解決する手段を提供するものである。

【0005】

【課題を解決するための手段】 前記課題を解決するため本発明は、上下第1と第2の絶縁層の層間に導体層のみを配置するのではなくて、上下第1と第2の絶縁層からの圧力の集中を緩和し、導体パターンが変形しないように、上下第1と第2の絶縁層の間に、第3の絶縁層を配置するようにしたのである。これにより、前記導体パターンまたは前記上下第1と第2の絶縁層の変形が少ないという導体パターン形成方法が得られる。

【0006】

【発明の実施の形態】 本発明の請求項1に記載の発明は、第1の絶縁層の上に所定のパターンを持つ導体層を形成し、前記第1の絶縁層上に前記導体層を除くように形成された第2の絶縁層を形成し、前記導体層と前記第2の絶縁層の上部に第3の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法であり、集積時に起る第1と第3の絶縁層が導体パターンへ及ぼす圧力の集中が緩和され、導体層の変形を少なくできる。

【0007】 また、請求項2に記載の発明は、第1の絶縁層の上に所定のパターンにて形成する導体層を除くように形成された第2の絶縁層を形成し、前記第1の絶縁層

層上に前記導体層を形成し、前記導体層と前記第2の絶縁層の上部に第3の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法であり、集積時に起こる第1と第3の絶縁層が導体パターンへ及ぼす圧力の集中が緩和され、導体層の変形を少なくできる。

【0008】また、請求項3に記載の発明は、前記第2の絶縁層が、前記第1もしくは第3の絶縁層と同じ材料を用いることを特徴とした請求項1および2に記載の多層基板のパターン形成方法であり、導体層の周囲が同じ材料なので高周波損失の少ない導体パターンが作成できる。

【0009】また、請求項4に記載の発明は、前記第2の絶縁層が、前記第1もしくは第3の絶縁層と同じ誘電率を有する材料を用いることを特徴とした請求項1および2に記載の多層基板のパターン形成方法であり、導体層の周囲が同じ誘電率の材料なので高周波損失の少ない導体パターンが作成できる。

【0010】また、請求項5に記載の発明は、第1の絶縁層上に形成する所定のパターンを持つ導体層を収納できるような凹部を前記第1の絶縁層に形成し、前記凹部に前記導体層を形成した後に、前記第1の絶縁層の上部に第2の絶縁層を形成して集積することを特徴とする多層基板のパターン形成方法であり、集積時に起こる第1と第2の絶縁層が導体パターンへ及ぼす圧力の集中が緩和され、導体層の変形を少なくできる。

【0011】また、請求項6に記載の発明は、第1の絶縁層上に所定のパターンを持つ導体層を形成し、予め前記導体層を収納できるような凹部に形成した第2の絶縁層を、その凹部を下にして前記導体層が形成された第1の絶縁層と重ねて集積することを特徴とする多層基板のパターン形成方法であり、集積時に起こる第1と第2の絶縁層が導体パターンへ及ぼす圧力の集中が緩和され、導体層の変形を少なくできる。

【0012】(実施の形態1)以下、本発明の実施の形態について図1～5を参照しながら説明する。図1は本発明の第1の実施の形態における多層基板の積層、焼成前の構造断面図を示すものである。また、図2はその積層、焼成後の構造断面図を示すものである。本発明の多層基板は第1の絶縁層1a、第1の絶縁層上の導体層2、第1の絶縁層に積層される第3の絶縁層1b、第1と第3の絶縁層の層間に導体層とほぼ同じ厚みで配置された第2の絶縁層3、とからなっている。図1において、セラミック基板材料のグリーンシート等の各種基板材料からなる絶縁層1aの表面に導電性ペーストからなる導体パターン2を印刷工法等で形成する。導電性ペーストは、材質としては金、銀、銅、錫、及びこれらを用いた合金の使用が可能であるが、導電性を考慮して銀を主成分とする導電材料が望ましい。次に、導体パターンと同様に絶縁層1aの表面に絶縁層3を印刷や塗布により形成する。その後、第3の絶縁層1bを導体パターン

2と第2の絶縁層3の上部に形成する。この構成を何層も重ねることにより多層化する。

【0013】以上のように多層化された後、圧力をかけ、焼成することにより基板を製造するが、絶縁層1a、1bからの圧力は導体層2に集中することなく第3の絶縁層3にも分散することにより、導体層の変形が防止され、焼成後においても変形の少ない導体パターンが得られる。

【0014】なお、第2の絶縁層3は第1の絶縁層もしくは第3の絶縁層と同材料を使用するのが好ましいが、必要に応じて各種の材料や同じ誘電率の材料、また、ダメーの導体層の選択が可能である。焼成等の加熱処理をして多層基板を形成する場合には、導体層2の熱収縮率と第2の絶縁層3もしくは、各種材料との熱収縮率を考慮し、形成後に同じ厚みになるように、積層前に前記絶縁層1に配置する場合にあらかじめ厚みを変えておくことが望ましい。

【0015】(実施の形態2)図3は本発明の第2の実施の形態における多層基板の、積層、焼成前の構造断面図を示すものである。また、図4はその積層、焼成後の構造断面図を示すものである。図3において第1の絶縁層1aと第1の絶縁層上の導体層2は図1と同じであるが、第1の絶縁層に導体層2を形成した後、あらかじめプレス工法等で、導体層2を収納すべく導体層2とほぼ同じ収納領域を持つように凹部7を形成してある第2の絶縁層1cを積層するものである。

【0016】以上のように構成された後、圧力をかけ、焼成することにより基板を製造するが、絶縁層1a、1cからの圧力は導体層2に集中することなく絶縁層1aと1cの接触面にも分散されることにより、導体層2の変形が防止され、焼成後においても変形の少ない導体パターンが得られる。

【0017】なお、図3では凹部を第2の絶縁層1cにしか設けていないが、第1の絶縁層に凹部を設け、導体層2を第1の絶縁層に設けた凹部に形成した後、凹部のない第2の絶縁層1cを積層してもよい。また、第1と第2の絶縁層各々に凹部を設け、どちらかに導体層を形成した後で、積層する事も可能である。図5は図2、図4を上面から透視した図を示す物であり、導体パターンがほぼ均一に形成されていることを示している。

【0018】

【発明の効果】以上説明したように、本発明の導体パターン形成方法を用いた多層基板によれば、導体パターンの変形の防止、導体パターン上下の絶縁層の厚みバラツキの軽減、及び導体パターンの厚みを厚くすることができ、高周波特性に優れた多層基板を容易に実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例における多層基板の積層、焼成前の構造断面図

【図2】本発明の実施例における多層基板の積層、焼成後の構造断面図

【図3】本発明の他の実施例における多層基板の積層、焼成前の構造断面図

【図4】本発明の他の実施例における多層基板の積層、焼成後の構造断面図

【図5】本発明の実施例における多層基板の積層、焼成後の上部透視図

【図6】従来の多層基板の積層、集成前の構造断面図

【図7】従来の多層基板の積層、集成後の構造断面図

【図8】従来の多層基板の積層、集成後の上部透視図

【符号の説明】

1 a 第1の絶縁層

* 1 b 第3絶縁層

1 c 第2の絶縁層

2 導体パターン

3 第2の絶縁層

4 a 積層、焼成後の絶縁層

4 b 積層、焼成後の絶縁層

5 積層、焼成後の導体パターン

6 積層、焼成後の第3の絶縁層

7 絶縁層に設けた凹部

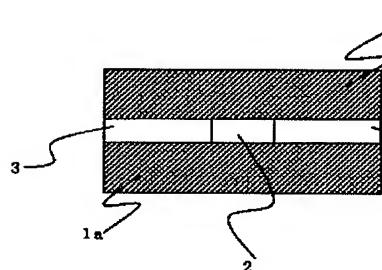
8 a 絶縁層の変形

8 b 絶縁層の変形

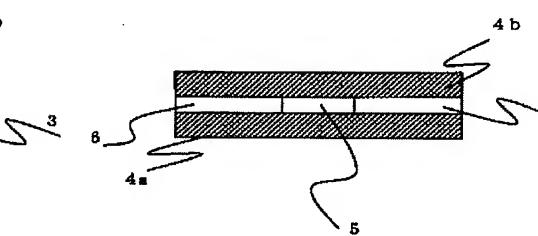
9 変形のある導体パターン

*

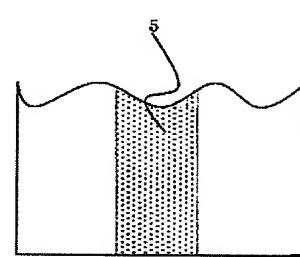
【図1】



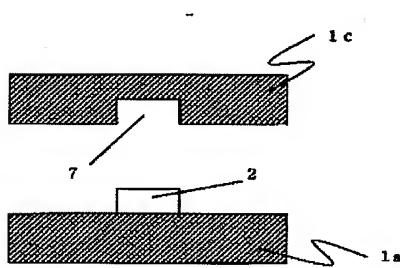
【図2】



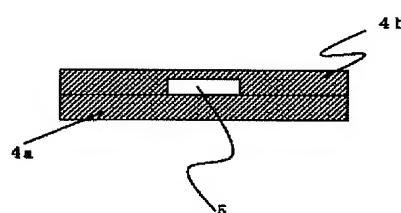
【図5】



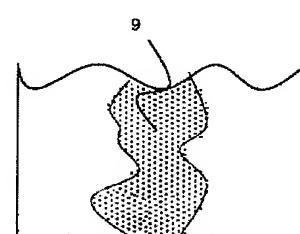
【図3】



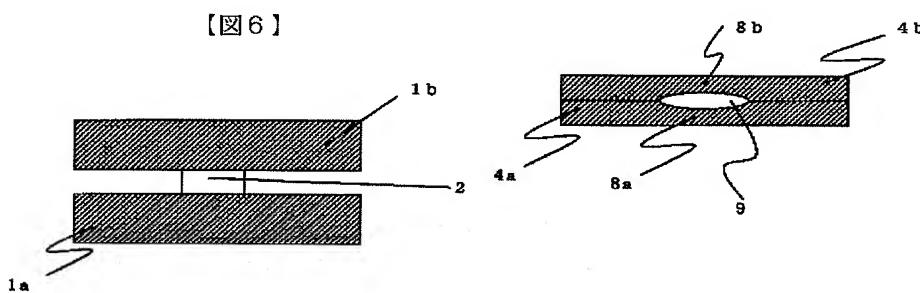
【図4】



【図8】



【図6】



フロントページの続き

F ターム(参考) 5E343 AA02 AA23 AA39 BB02 BB03
BB15 BB23 BB24 BB25 BB34
BB53 BB72 DD02 ER35 ER49
GG06 GG08
5E346 AA12 AA15 AA38 BB01 CC18
CC32 CC33 CC38 CC39 DD02
DD34 EE24 EE29 EE30 GG06
GG08 GG28 HH11 HH26 HH33